

RTD 基高速多值量化器的设计

马 龙,王良臣,杨富华

(中国科学院半导体研究所半导体集成技术中心,北京 100083)

摘 要: 建立的 RTD SPICE 模型,与实际制作的 GaAs 基 RTD 器件进行了拟合验证.对四值量化器电路的工作原理进行了解释说明,通过器件参数的提取,对电路进行了模拟仿真,确定了电路相关参数.通过公式计算得出的电路阈值电压与模拟结果一致.最后对电路最大的工作频率进行了分析.

关键词: 共振隧穿二极管; 量化器; 多值逻辑; SPICE

中图分类号: TM53 文献标识码: A 文章编号: 0372-2112 (2005) 11-2006-03

Design of RTD-Based High Speed Multiple Value Quantizer

MA Long, WANG Liang-chen, YANG Fu-hua

(The Research Center of Semiconductor Integration Technology, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: RTD SPICE model is built and fit to the actual RTD device fabricated on GaAs substrate. The principle of the four value quantizer circuit is explained and the simulation work is done through the extraction of device parameters. The key parameters of the circuit are established. The calculated threshold voltages of the circuit are conformed to the simulation results. Finally the maximum working frequency of the circuit is analyzed.

Key words: resonant tunneling diodes (RTDs); quantizer; multiple value logic (MVL); SPICE

1 引言

共振隧穿二极管 (RTD) 是一种利用纳米尺度上的隧穿效应实现开关特性的量子器件. 作为率先实用化以及当前发展最成熟的纳米电子器件, RTD 峰谷转换频率的理论值高达 2.5 THz, 实际器件振荡频率达到 712 GHz^[1]. 由于它的高速度与低功耗, 同时其所特有的微分负阻特性可以简化电路的复杂性, 吸引着人们的关注.

由于具有高的电子迁移率, GaAs 和 InP 等化合物半导体材料制造的高速器件, 在微波毫米波范围内得到广泛应用. 将基于量子隧穿效应的 RTD 和高电子迁移率晶体管 (HEMT) 等器件在 GaAs 或 InP 衬底上集成起来, 所形成的电路不仅保持了高频率、低噪声和低功耗的特点, 而且比实现相同功能的其它器件电路所需的元件数要少得多, 因此大大简化了电路结构, 减小了芯片面积, 提高了集成度. 在数字以及混合电路中有着重要的应用, 目前已实现的电路包括模数转换器^[2] (ADC), 存储器^[3] (TSRAM), 可编程逻辑门^[4] (PLD) 等. 基于共振隧穿二极管的多值量化器是高速比较器和模数转换器的核心部件之一, 这方面的研究成果最终可应用于高速光电子、微电子集成模块和系统之中.

2 电路设计

多值量化器是一种基于多值逻辑 (MVL) 的电路^[5]. 以四值数值量化器为例, 电路由六个 RTD 与一个 HEMT 构成, 如图 1 所示. 六个 RTD (RTD1 ~ RTD6) 相互串联, HEMT 的源漏极

与其中三个 (RTD1, RTD2, RTD3) 相并联. 加在 HEMT 栅上的电压 V_{IN} 可以调节 HEMT 的源漏电流, 也就可以调节 HEMT 与 RTD 并联的总电流, 即 RTD1, RTD2, RTD3 的有效峰值电流受加在 HEMT 栅上的电压 V_{IN} 所调制. RTD4, RTD5 与 RTD6 的峰值电流不受 V_{IN} 的影响. 整个电路由振荡时钟信号 V_{CLOCK} 驱动. 随着 V_{CLOCK} 的增加, RTD 依次完成由低阻导通态到高阻关断态的转变. 转换次序是按照峰值电流越小的 RTD, 越先实现状态的转换完成的. 在实际电路应用中, V_{CLOCK} 高电平的选择要求是使六个 RTD 中的三个完成从低阻态到高阻态的转变. 输出电压与输入电压的关系以及六个 RTD 的状态表 1 所示:

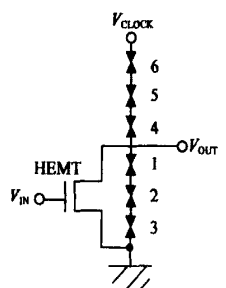


图 1 四值量化器电路

表 1 输入输出关系以及各 RTD 的状态

V_{in}	1	2	3	4	5	6	V_{out}
$V_{in} < V_T^1$	OFF	OFF	OFF	ON	ON	ON	"3"
$V_T^1 < V_{in} < V_T^2$	ON	OFF	OFF	OFF	ON	ON	"2"
$V_T^2 < V_{in} < V_T^3$	ON	ON	OFF	OFF	OFF	ON	"1"
$V_{in} > V_T^3$	ON	ON	ON	OFF	OFF	OFF	"0"

电路发生转换时的电压 V_T^1 , V_T^2 和 V_T^3 称为阈值电压, 它由各 RTD 的峰值电流和 HEMT 的跨导共同决定. 对于固定的材料和工艺, 可以通过对 RTD 台面面积以及 HEMT 栅宽的变化进行设计, 得到理想的结果. 阈值电压满足下面的公式:

$$I_{i+3} = I_i + I_{hemt}(V_T^i), i \text{ 取 } 1, 2, 3. \quad (1)$$

其中 I_i 为第 i 个 RTD 的峰值电流, $I_{hemt}(V)$ 表示 HEMT 在栅压为 V 时的源漏电流. 当 HEMT 器件工作在饱和区, 即 V_{DS} 大于饱和电压时, 源漏饱和电流由公式 (2) 所示:

$$I_{sat} = \frac{V_{gt}^2}{1 + R_s V_{gt} + \sqrt{1 + 2 R_s V_{gt} + (V_{gt}/V_L)^2}} \quad (2)$$

式中 $\mu = \frac{W L_0 C_i}{L}$, 表示跨导系数, V_{gt} 为有效栅压摆幅, 定义为 $V_{gt} = V_{gs} - V_t$, R_s 为源极寄生串联电阻.

3 器件制作与模型的建立

本文所采用 RTD 的模型如图 2 所示. 它是由一个压控电流源与电容并联后, 与一个电感和电阻串联而得的. 其中电流源模型是建立在 J N Schulman^[6] 通过实验拟合建立的解析式 (3) 的基础上的, 总电流由两部分构成, 前一部分可表征 RTD 的峰值电流和负阻特性, 后一部分用来表征热电流部分, 即电压大于偏振电压时的情况. 式中 $V_t = kT/q$, 表示热电压, $A, B, C, D, H, n1$ 和 $n2$ 为待定的常数. 模型在直流参数以及高频 S 参数与实际器件进行了拟合验证.

$$I = A \ln \left[\frac{1 + \exp\left(\frac{B + n_1 V}{V_t}\right)}{1 + \exp\left(\frac{B - n_1 V}{V_t}\right)} \right] \times \left\{ \frac{C}{2} + \operatorname{atan}\left[\frac{C - n_1 V}{D}\right] \right\} + H \left[\exp\left(\frac{n_2 V}{V_t}\right) - 1 \right] \quad (3)$$

实际制作的 RTD 材料是采用分子束外延 (MBE) 的方法在 GaAs 基 PHEMT 的结构上生长的, 材料的导带能带图如图 3 所示: 以 AlAs 层为势垒, 在 GaAs 阱中添加 InGaAs

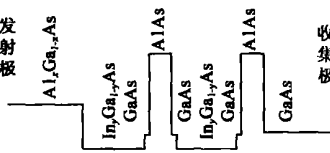


图 3 RTD 材料结构导带能带图

子阱以降低共振电压, 提高势垒相对高度, 增大峰谷电流比 (PVCR). 在材料的设计方面, 主要在发射区做了如下优化: (1) 增加了非掺杂 InGaAs 层, 不仅可以起到隔离层的作用, 防止杂质扩散到双势垒去, 而且由于属于窄带隙材料, 降低了发射垒前面的发射阱高度, 增加了注入发射阱的电子, 有利于增加器件峰值电流的密度, 同时弱化散射机制的影响, 减少谷值电流密度, 增大 PVCR. (2) 在发射区一侧添加一宽禁带的 AlGaAs 层, 这提高了发射区的费米能级, 增加了共振电子数量, 有利于提高峰值电流密度^[7]. 这种材料设计是为实现高的峰值电流密度, 获得高的 PVCR 以提高噪声容限, 以满足多值量化器高速逻辑电路的需要. 另外, 为了降低 RTD 的寄生电容, 消除边缘效应, 获得良好的高频特性, 引入了空气桥工艺技术, 同时这样可使器件承受较大的电流. 器件主要工艺流程首先采用氨水基腐蚀液 (NH₄OH H₂O₂ H₂O 体积比为 3 1 96) 进行器件的腐蚀隔离并制备出下电极台面. 然后采用电子束蒸发的方法制备 Au/Ge/Ni 电极, 在 N₂ 与 H₂(2 1) 的混合气氛下

进行退火, 合适的退火条件的选择可同时得到明显的负阻和良好的欧姆接触特性. 最后电镀加厚电极, 采用空气桥工艺引出 RTD 的上电极.

基于图 2 建立的模型与实际制作的 6 μm \times 6 μm RTD 器件 I - V 特性的拟合结果如图 4 所示, 实验数据来自 HP-Keithley4200 半导体参数测试仪. 可以看出建立的模型可以准确地反应实际器件的 I - V 特性参数, 将用于后面的电路级 SPICE 仿真.

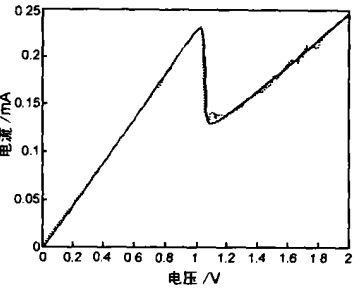


图 4 模拟与实际器件 I - V 拟合的结果 (实线为模拟结果, 虚线为实测结果)

4 电路的模拟分析

利用上面的 RTD 模型对四值量化器电路进行模拟仿真. 本实验 RTD 在室温下的 PVCR 值最高达到 7.44, 在进行电路分析时我们选择比较典型 PVCR 为 5 的器件建立模型, 其他主要参数为: 峰值电压 1.2V, 峰值电流密度 35kA/cm². RTD 的电容根据台面面积以每平方微米 2fF 计算. HEMT 模型的原型器件为实际制作的 GaAs 基 PHEMT, 栅长 1 μm , 栅宽 100 μm , 阈值电压 -0.75V, 跨导 120mS/mm. RTD1~RTD6 的台面面积分别选择为 7 \times 7, 6 \times 6, 5 \times 8, 8 \times 9 和 10 \times 10 μm^2 . 通过静态工作点分析得出 V_{Clock} 的高电平取值范围应在 8.5V~9.8V 之间, 以保证三个 RTD 管完成状态的转变. 我们选择在 V_{Clock} 上施加高电平 9V, 频率为 5GHz 的方波脉冲信号, 同时线性增加栅压 V_{in} 调制电流, 得到的输入与输出曲线如图 5 所示. 可以看到, 随输入电压 V_{in} 的增加, 输出电压 V_{out} 逐次完成 “3”-“2”-“1”-“0” 的高值到低值逻辑状态的转变. 我们利用式 (1) 对阈值电压的数值进行计算, PHMET 的电流计算为式 (2) 表示的源漏饱和电流, 得到电路阈值电压 V_T^1 为 0.62V, V_T^2 为 1.34V, V_T^3 为 2.33V, 计算所得的结果与电路模拟结果一致. 另外, 除 V_{out} 随输入电压的改变实现 4 值逻辑的变化以外, 电路其他各节点只相应实现 2 值或 3 值逻辑的变化, 电路逻辑正确.

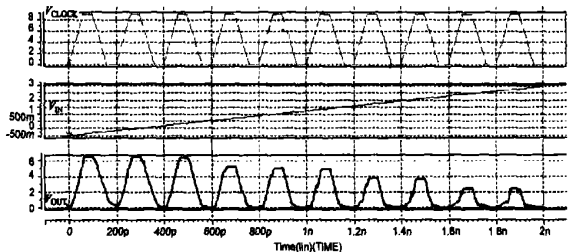


图 5 输入电压与输出电压的关系

最后对电路进行瞬态分析, 研究建立在该模型参数下电路的最小响应时间, 从而估算出电路最大的工作频率. 将输入电压从 -0.75V 线性增加到 3V, 每隔 0.2V 绘制一条输出曲线. 从图 6 可以看出, 随着时钟脉冲从 0V 线性增加到高电平, 输出电压最短可在 70ps 处达到稳定, 曲线分为 4 路, 对应四

个不同的逻辑输出电平. 输出的不同逻辑电平间的最小间距为 1.11V, 具有较大的容限. 如果将时钟上升沿变得更陡直 (也就是说脉冲信号上升时间小于 60ps), 模拟结果显示会造成某些输出电平的偏移, 使得噪声容限降低, 更坏的情况是造成电平逻辑错误, 使电路无法正常工作. 由此可以推断出电路理想的最大工作频率应在 13GHz 左右. 考虑到实际的工艺一致性问题和偏差, 结合上面的分析, 基于以上模型制作的实际电路在 5GHz 的频率下工作是可行的.

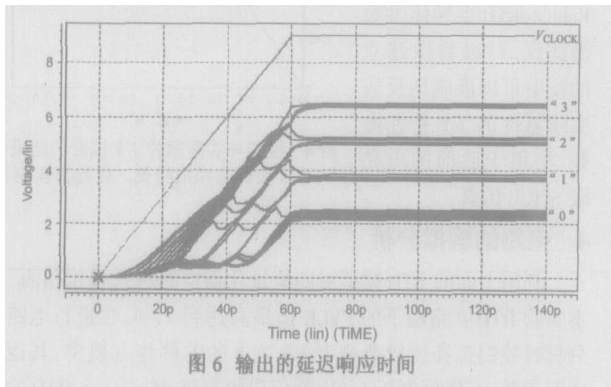


图 6 输出的延迟响应时间

5 结论

从实际制作的器件中提取参数建立 RTD 模型用于电路仿真. 通过对输入时钟高电平的恰当选择, 电路可以实现多值逻辑的输出功能. 我们注意到, 实现逻辑功能 V_{Clock} 的高电平电压取值较大, 这主要是用于电路模拟的 RTD 器件较大的串联电阻所致, 既降低了器件性能, 又无疑增加了电路的功耗. 可通过优化器件材料结构、欧姆接触以及金属化工艺条件, 降低器件共振电压加以解决. 另外在工艺一致性提高以及精度允许的情况下减少 RTD 器件的台面面积, 降低结面电容对工作频率的提高也具有重要作用. 最后通过对电路的瞬态分析, 考虑实际的工艺偏差等问题, 基于以上器件模型的实际电路在 5GHz 的频率下工作是可行的.

参考文献:

[1] E R Brown, et al. Oscillation up to 712 GHz in the InAs/ AlSb

resonant tunneling diodes [J]. Appl Phys Lett, 1991, 58 (20): 2291 - 2293.

[2] Broekaert, et al. A monolithic 4-bit 2-Gbps resonant tunneling analog-to-digital converter [J]. IEEE J Solid-State Circuits, 1998, 33(9): 1342 - 1349.

[3] J P A van der Wagt. Tunneling-based SRAM [J]. Proc IEEE, 1999, 87(4): 571 - 595.

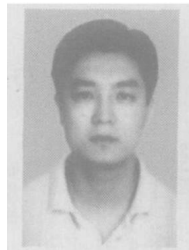
[4] Kevin J Chen, et al. Logic synthesis and circuit modeling of a programmable logic gate based on controlled quenching of series-connected negative differential resistance devices [J]. IEEE Journal of Solid-state Circuits, 2003, 38(2): 312 - 318.

[5] Takao Waho, et al. A novel functional logic circuit using resonant-tunneling devices for multiple-valued logic applications [J]. Jpn J Appl Phys, 1997, 36(1 - 3B): 1818 - 1821.

[6] J N Schulman, et al. Physics-based RTD current-voltage equation [J]. IEEE Electron Device Letters, 1996, 17(5): 220 - 222.

[7] Wang Jianlin, et al. Design and realization of resonant tunneling diodes with new material structure [J]. Chinese Journal of Semiconductors, 2005, 26(1): 1 - 5.

作者简介:



马 龙 男, 1977 年 9 月生于天津, 中科院半导体研究所微电子学与固体电子学专业博士研究生, 主要研究方向为新型高速半导体器件, 集成电路的设计与制作.

E-mail: malong@semi.ac.cn.

王良臣 男, 研究员, 博士生导师, 多年来主要从事的研究领域包括微电子器件及其集成电路, 光电子器件及其集成, 半导体新技术等, 作为课题负责人曾承担国家自然科学基金, 军工任务, 八五、九五攻关, “九七三”等多项科研工作.